

EXAME NACIONAL DO ENSINO SECUNDÁRIO

12.º Ano de Escolaridade (Decreto-Lei n.º 286/89, de 29 de Agosto)

Curso Tecnológico de Electrotecnia/Electrónica

Duração da prova: 120 minutos

2002

1.ª FASE

2.ª CHAMADA

PROVA ESCRITA DE SISTEMAS DIGITAIS

- A prova é constituída por dois Grupos I e II.
- As justificações que apresentar devem ser completas e sucintas.
- A prova inclui, na página 5, as instruções do microprocessador 8085.

GRUPO I

1. Um circuito sequencial síncrono, constituído por biestáveis tipo **T**, gera nas saídas **Q₃**, **Q₂** e **Q₁** a seguinte sequência em binário:

000 ; 010 ; 101 ; 111 ; [000 ; ...

Determine as equações de excitação dos biestáveis, o mais simplificadas possível, necessárias à implementação do circuito.

Se nas saídas do circuito aparecer um estado diferente dos da sequência, o circuito deve regressar ao estado inicial (000) no impulso de *clock* seguinte.

2. Considere uma unidade de memória **RAM**, organizada internamente pelo método da selecção linear (selecção unidimensional), com 8 entradas de endereço, 4 entradas/saídas de dados, e 2 entradas de controlo, respectivamente, **R** / **W** (leitura/escrita) e **CS** (selecção de circuito) que activa a nível baixo.

2.1. Caracterize uma memória **RAM** quanto ao tipo de acesso e volatilidade.

2.2. Indique, justificando, a estrutura da matriz da memória.

2.3. Utilizando unidades de memória idênticas à unidade indicada, estabeleça o esquema de ligações de uma memória **RAM** que tenha o mesmo número de palavras, mas com um comprimento de 16 bits.

3. A figura 1 representa o diagrama de estados de um sistema sequencial síncrono, baseado no modelo de Moore, com biestáveis tipo **D**. O circuito dispõe de uma entrada de controlo **X** e uma saída **S** que activa a nível lógico “1” de acordo com as condições estabelecidas no diagrama.

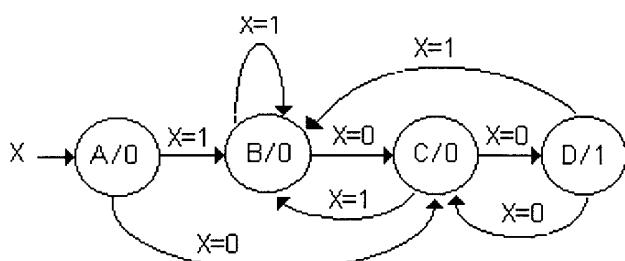


Figura 1

3.1. Explicite as condições que permitem activar a saída **S** do circuito a nível lógico “1”.

3.2. Estabeleça, na forma mais simplificada, as equações de excitação dos biestáveis, assim como a equação da saída **S** do circuito.

V.S.F.F.

143/3

GRUPO II

1. A **pilha** é uma zona de memória RAM que deve ser definida pelo programador.

Indique como é que, na elaboração de programas com as instruções do microprocessador 8085, se define o início dessa zona de memória para pilha.

2. A figura 2 representa uma das instruções do microprocessador 8085, com a indicação de um conjunto de posições de memória destinadas à pilha, e os conteúdos do **SP** (apontador da pilha) e do **PC** (contador de programa), antes da execução da instrução.

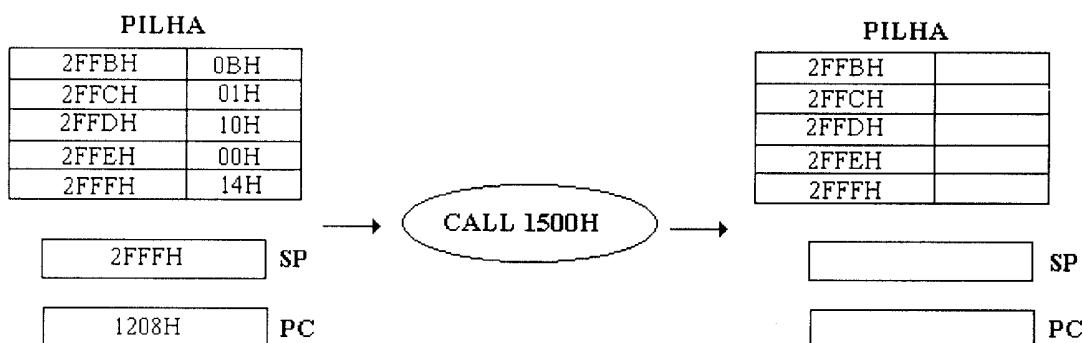


Figura 2

Após a execução da instrução **CALL 1500H**, indique e justifique:

- 2.1. os conteúdos das posições de memória indicadas na pilha.
- 2.2. os conteúdos do **SP** e **PC**.
3. Utilizando as instruções do microprocessador 8085, estabeleça um programa em linguagem **Assembly**, que permita comparar dois números inteiros e diferentes de 16 bits, considerados como números sem sinal, e que visualize o maior deles.

Os números estão colocados, respectivamente, nos pares de registos **BC** e **DE**, devendo utilizar a sub-rotina gravada na **EPROM**, a partir do endereço **04ABH**, que permite ver o conteúdo do par de registos **HL** no campo de endereços do *display*.

FIM

INSTRUÇÕES DO MICROPROCESSADOR 8085

INSTRUÇÕES DE TRANSFERÊNCIA DE DADOS

Mover MOV: A,A 7F A,B 78 A,C 79 A,D 7A A,E 7B A,H 7C A,L 7D A,M 7E	Mover MOV: B,A 47 B,B 40 B,C 41 B,D 42 B,E 43 B,H 44 B,L 45 B,M 46	Mover MOV: C,A 4F C,B 48 C,C 49 C,D 4A C,E 4B C,H 4C C,L 4D C,M 4E	Mover MOV: D,A 57 D,B 50 D,C 51 D,D 52 D,E 53 D,H 54 D,L 55 D,M 56	Mover MOV: E,A 5F E,B 58 E,C 59 E,D 5A E,E 5B E,H 5C E,L 5D E,M 5E
Mover MOV: H,A 67 H,B 60 H,C 61 H,D 62 H,E 63 H,H 64 H,L 65 H,M 66	Mover MOV: L,A 6F L,B 68 L,C 69 L,D 6A L,E 6B L,H 6C L,L 6D L,M 6E	Mover MOV: M,A 77 M,B 70 M,C 71 M,D 72 M,E 73 M,H 74 M,L 75	Mover imediato MVI: A,byte 3E B,byte 06 C,byte 0E D,byte 16 E,byte 1E H,byte 26 L,byte 2E M,byte 36	Carregar imediato LXI: B,dble 01 D,dble 11 H,dble 21 SP,dble 31

Carregar/armazenar
 LDAX B 0A STAX B 02
 LDAX D 1A STAX D 12
 LHLD end 2A SHLD end 22
 LDA end 3A STA end 32

end = endereço de 16 bits

INSTRUÇÕES ARITMÉTICAS E LÓGICAS

Somar * ADD: A 87 B 80 C 81 D 82 E 83 H 84 L 85 M 86	Somar * ADC: A 8F B 88 C 89 D 8A E 8B H 8C L 8D M 8E	Soma dupla + DAD: B 09 D 19 H 29 SP 39	Subtrair * SUB: A 97 B 90 C 91 D 92 E 93 H 94 L 95 M 96	Subtrair * SBB: A 9F B 98 C 99 D 9A E 9B H 9C L 9D M 9E	Incrementar ** INR: A 3C B 04 C 0C D 14 E 1C H 24 L 2C M 34
Lógicas * ANA: A A7 B A0 C A1 D A2 E A3 H A4 L A5 M A6	Lógicas * XRA: A AF B A8 C A9 D AA E AB H AC L AD M AE	Lógicas * ORA: A B7 B B0 C B1 D B2 E B3 H B4 L B5 M B6	Lógicas * CMP: A BF B B8 C B9 D BA E BB H BC L BD M BE	Imediatas * ADI byte C6 ACI byte CE SUI byte D6 SBI byte DE ANI byte E6 XRI byte EE ORI byte F6 CPI byte FE	INX: B 03 D 13 H 23 SP 33
Especiais DAA * 27 CMA 2F STC + 37 CMC 3F	Rotação + RLC 07 RRC 0F RAL 17 RAR 1F	Decrementar ** DCR: A 3D B 05 C 0D D 15 E 1D H 25 L 2D M 35	DCX: B 0B D 1B H 2B SP 3B		

* - todos os bits de flag (S, Z, AC, P e CY) são afectados.
 ** - todos os bits de flag, excepto o CY (transporte), são afectados.
 As instruções INX e DCX não afectam nenhuma flag.
 + - apenas CY é afectado.
 P = 1 se paridade par
 Mnemônicos com direitos autorais reservados pela Intel Corporation.

INSTRUÇÕES DE DESVIO

Saltar JMP end C3 JNZ end C2 JZ end CA JNC end D2 JC end DA JPO end E2 JPE end EA JP end F2 JM end FA PCHL E9	Retornar RET C9 RNZ C0 RZ C8 RNC D0 RC D8 RPO E0 RPE E8 RP F0 RM F8	Chamar CALL end CD CNZ end C4 CZ end CC CNC end D4 CC end DC CPO end E4 CPE end EC CP end F4 CM end FC	Recomeçar RST: 0 C7 1 CF 2 D7 3 DF 4 E7 5 EF 6 F7 7 FF	INSTRUÇÕES DE CONTROLO Operação com pilha PUSH: B C5 D D5 H E5 PSW F5	Entrada/Saída OUT byte D3 IN byte DB
				Controlo POP: B C1 D D1 H E1 PSW F1	XTHL E3 SPHL F9

V.S.F.F.

COTAÇÕES

GRUPO I

1.	32 pontos
2.	34 pontos
2.1.	8 pontos
2.2.	10 pontos
2.3.	16 pontos
3.	42 pontos
3.1.	18 pontos
3.2.	24 pontos
		<hr/>
		108 pontos

GRUPO II

1.	12 pontos
2.	36 pontos
2.1.	18 pontos
2.2.	18 pontos
3.	<hr/> 44 pontos
		<hr/> 92 pontos

TOTAL 200 pontos
