

EXAME NACIONAL DO ENSINO SECUNDÁRIO

12.º Ano de Escolaridade (Decreto-Lei n.º 286/89, de 29 de Agosto)
Curso Tecnológico de Electrotecnia/Electrónica

Duração da prova: 90 min + 30 min de tolerância
1997

1.ª FASE
2.ª CHAMADA

PROVA ESCRITA DE SISTEMAS DIGITAIS

- As justificações que apresentar devem ser completas e sucintas.
- A prova inclui uma folha com a tabela resumida do conjunto de instruções do microprocessador 8085.

1

1. A figura 1 representa os elementos de memória **Ai** e **Bi** tipo "D" de ordem *i* de dois registos **A** e **B**, sendo **C** e **M** os terminais de controlo.

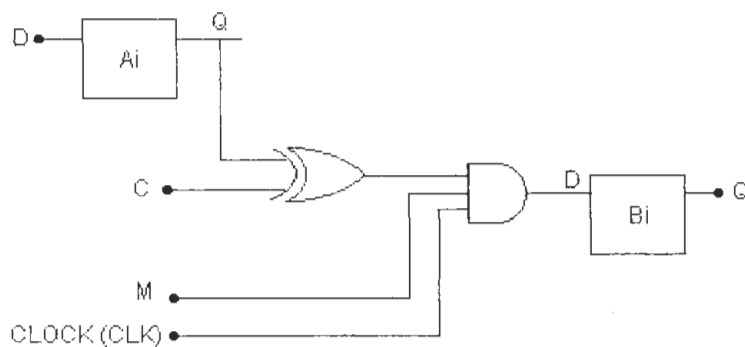


Fig. 1

- 1.1. Identifique as funções dos terminais de controlo **C** e **M**.

- 1.2. Estabeleça a evolução temporal da saída **Q** de **Bi**, em resposta aos sinais representados na figura 2.

Considere os conteúdos iniciais de **Ai** e **Bi** iguais a "1".

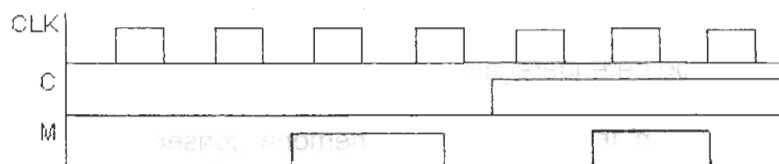


Fig. 2

2. Considere uma unidade de memória **RAM**, com três entradas de endereço e quatro bits por palavra, organizada internamente pelo método da selecção linear.

2.1. Determine a capacidade da memória.

2.2. Indique como se encontra estruturada a matriz dessa **RAM**.

2.3. Utilizando unidades de **RAM** idênticas à referida, estabeleça o esquema de ligações necessário para se obter uma **RAM** de 32 palavras de 4 bits.

3. Pretende-se projectar o circuito lógico de um detector de sequências com uma entrada **X** e uma saída **Z**, com o seguinte funcionamento:

No estado inicial, a saída **Z** tem o valor lógico "0", tomando o valor lógico "1" quando na entrada **X** se verificar uma sequência de dois "1" seguidos.

Após detectada a sequência, a saída deve seguir a entrada, apenas voltando ao estado inicial se na entrada se verificar a sequência de dois "0" seguidos.

Determine as equações simplificadas, referentes à saída **Z** e à excitação dos elementos de memória tipo **D**, necessárias à implementação do circuito, a partir do diagrama de estados para um modelo Moore.

II

1. O microprocessador é um circuito integrado de importância fundamental para o funcionamento de um computador.

1.1. Descreva como se processa numa Unidade Central de Processamento (**CPU**) o movimento de informação dos conteúdos das unidades que participam na fase de busca de uma instrução.

1.2. Explique a razão pela qual a zona de memória de dados reservada para a **PILHA (stack)** apresenta uma estrutura do tipo **LIFO**.

2. Suponha que dispõe de uma memória **RAM** para a escrita de programas em linguagem **Assembly** que ocupa as posições de memória desde **1000H** a **1FFFFH** inclusive.

2.1. Considera-se inadequada a iniciação realizada com a instrução:

LXI SP, 1000H

Justifique a afirmação e apresente uma alternativa.

2.2. Indique o tipo de endereçamento utilizado na instrução anterior.

3. Considere que em três posições de memória consecutivas, e a partir da posição **1420H**, se encontram armazenados três valores diferentes, inteiros positivos representáveis com 8 bits.

Estabeleça um programa em linguagem **Assembly** que identifique o maior dos três valores e o coloque na posição de memória **1800H**.

FIM

INSTRUÇÕES DO MICROPROCESSADOR 8085

INSTRUÇÕES DE TRANSFERÊNCIA DE DADOS

Mover	Mover (cont.)	Mover Imediato
MOV [A.A 7F A.B 78 A.C 79 A.D 7A A.E 7B A.H 7C A.L 7D A.M 7E]	MOV [E.A 5F E.B 58 E.C 59 E.D 5A E.E 5B E.H 5C E.L 5D E.M 5E]	MVI [A, byte 3E B, byte 06 C, byte 0E D, byte 16 E, byte 1E H, byte 26 L, byte 2E M, byte 36]
MOV [B.A 47 B.B 40 B.C 41 B.D 42 B.E 43 B.H 44 B.L 45 B.M 46]	MOV [H.A 67 H.B 60 H.C 61 H.D 62 H.E 63 H.H 64 H.L 65 H.M 66]	Carregar Imediato LXI [B, dble 01 D, dble 11 H, dble 21 SP, dble 31]
MOV [C.A 4F C.B 48 C.C 49 C.D 4A C.E 4B C.H 4C C.L 4D C.M 4E]	MOV [L.A 6F L.B 68 L.C 69 L.D 6A L.E 6B L.H 6C L.L 6D L.M 6E]	Carregar/Armacenar LDAX B 0A LDAX D 1A LHLD end 2A LDA end 3A STAX B 02 STAX D 12 SHLD end 22 STA end 32
MOV [D.A 57 D.B 50 D.C 51 D.D 52 D.E 53 D.H 54 D.L 55 D.M 56]	MOV [M.A 77 M.B 70 M.C 71 M.D 72 M.E 73 M.H 74 M.L 75]	
	XCHG EB	

end = endereço de 16 bits (segundo e terceiro bytes de instruções de 3 bytes)

INSTRUÇÕES DE DESVIO

Saltar	Retornar
JMP end C3	RET C9
JNZ end C2	RNZ C0
JZ end CA	RZ C8
JNC end D2	RNC D0
JC end DA	RC D8
JPO end E2	RPO E0
JPE end EA	RPE E8
JP end F2	RP F0
JM end FA	RM F8
PCHL end E9	
Chamar	Recomeçar
CALL end CD	0 C7
CNZ end C4	1 CF
CZ end CC	2 D7
CNC end D4	3 DF
CC end DC	4 E7
CPO end E4	5 EF
CPE end EC	6 F7
CP end F4	7 FF
CM end FC	

end = endereço de 16 bits (segundo e terceiro bytes de instruções de 3 bytes)

INSTRUÇÕES DE CONTROLO DA MÁQUINA

Operação com pilha	Entrada/Saída
PUSH [B C5 D D5 H E5 PSW F5]	OUT byte D3 IN byte DB
Controlo	
POP [B C1 D D1 H E1 PSW F1]	D1 F3 EI FB NOP 00 HLT 76
XTHL E3 SPHL F9	

Novas instruções (somente 8085)
RIM 20
SIM 30

INSTRUÇÕES ARITMÉTICAS E LÓGICAS

Somar *	Incrementar **
ADD [A 87 B 80 C 81 D 82 E 83 H 84 L 85 M 86]	INR [A 3C B 04 C 0C D 14 E 1C H 24 L 2C M 34]
ADC [A 8F B 88 C 89 D 8A E 8B H 8C L 8D M 8E]	INX [B 03 D 13 H 23 SP 33]
Subtrair *	Decrementar **
SUB [A 97 B 90 C 91 D 92 E 93 H 94 L 95 M 96]	DCR [A 3D B 05 C 0D D 15 E 1D H 25 L 2D M 35]
SBB [A 9F B 98 C 99 D 9A E 9B H 9C L 9D M 9E]	DCX [B 0B D 1B H 2B SP 3B]
Soma dupla +	Especiais
DAD [B 09 D 19 H 29 SP 39]	DAA* 27
ANA [A A7 B A0 C A1 D A2 E A3 H A4 L A5 M A6]	Imediatas ADI byte C6 ACI byte CE SUI byte D6 SBI byte DE
XRA [A AF B A8 C A9 D AA E AB H AC L AD M AE]	Rotação RLC 07 RRC 0F RAL 17 RAR 1F
ORA [A B7 B B0 C B1 D B2 E B3 H B4 L B5 M B6]	Especiais CMA 2F STC 37 CMC 3F
CMP [A BF B B8 C B9 D BA E BB H BC L BD M BE]	

byte = constante ou expressão lógica/aritmética que, avaliada, fornece um dado de 8 bits (segundo byte de instruções de 2 bytes).

* = todos os bits de flag (C, Z, P, CY, AC) são afectados.

** = todos os bits de flag com excepção de CARRY (transporte) são afectados. (excepção: INX e DCX não afectam nenhum flag).

+ = apenas CARRY (transporte) é afectado.

Todos os mnemónicos com direitos autorais reservados pela Intel Corporation 1976.

P = 1 se paridade par.

COTAÇÕES

I

1. 30 pontos
- 1.1. 12 pontos
- 1.2. 18 pontos
2. 30 pontos
- 2.1. 8 pontos
- 2.2. 6 pontos
- 2.3. 16 pontos
3. 48 pontos

II

1. 22 pontos
- 1.1. 12 pontos
- 1.2. 10 pontos
2. 22 pontos
- 2.1. 16 pontos
- 2.2. 6 pontos
3. 48 pontos

TOTAL..... 200 pontos